

TECHNISCHE UNIVERSITÄT HAMBURG-
HARBURG
FORSCHUNGSWERKSTATT
ELEKTROTECHNIK

DOKUMENTATION

CPU KARTE ADUC812

MODUL AUSFÜHRUNG 2

W3

FWE 09/02

Bearbeitung: W-R Otto Forschungswerkstatt Elektrotechnik Eißendorfer Str. 40 ☎ 040-42878-2663

Inhaltsverzeichnis:

(aktualisieren mit F9 !!)

Sicherheitshinweise	3
1. Aufgabenstellung	4
1.1 Lösungsansatz	4
2. Bedienung	5
2.1 Einstellung der Betriebsarten	5
3. Funktionsbeschreibung	6
3.1 CPU mit Takterzeugung	6
3.2 Externe Speicher und Ansteuerung	7
3.3 Dekodierlogik und Adressbereiche	7
3.3.1 Logikgleichungen	8
3.4 Reseterzeugung	9
3.5 Externe Peripherie	9
3.5.1 Serielles EEPROM	9
3.5.2 Uhr und Kalender	10
3.6 RS232 Schnittstelle	11
3.7 Modulschnittstelle	12
3.8 Hinweise zum Anschluss des CPU- Moduls	12
4. Einstellhinweise und Jumper	13
4.1 Notizen eigene Einstellung der Jumper	13
5. Aufbau und Montagehinweise	14
5.1 Prüfung und Inbetriebnahme	15
5.1.1 Keine Monitormeldung, Strom im Limit	15
5.1.2 Strom am Limit	15
6. Anhang	16

Schaltpläne CPU 812 Version 2 LPT 2002-1713 - Ersatz für 84/99 2002.1317

Bestückungsplan

Stücklisten

Abbildung CPU – Modul Bestückungsseite

Abbildung CPU- Modul Lötseite

Sicherheitshinweise

- ☞ *Vor Inbetriebnahme ist die Bedienungsanweisung mindestens einmal vollständig zu lesen.*
- ☞ *Das Modul ist ausschließlich zum Gebrauch durch entsprechend geschultes Fachpersonal freigegeben.*
- ☞ *Beim Betrieb des Moduls sind die entsprechenden fachlichen, berufsgenossenschaftlichen, elektrischen und die speziellen Sicherheitsvorschriften der TU - Harburg zu beachten und einzuhalten.*
- ☞ *Das Modul darf auf keinen Fall unbeaufsichtigt betrieben werden.*
- ☞ *Zum Schutz vor statischen Entladungen müssen geeignete Maßnahmen getroffen wie z.B. Erdungsbänder und Erdungsmatten.*
- ☞ *Eine einwandfreie Spannungsversorgung ist gewährleisten.*
- ☞ *Das Modul darf ausschließlich den im Rahmen der für die verwendeten Komponenten verbindlichen Betriebs- und Lagerbedingungen ausgesetzt werden. Diese Bedingungen sind den entsprechenden Datenblättern zu entnehmen.*
- ☞ *Eingriffe am Modul oder dessen Teilen müssen unterbleiben.*
- ☞ *Das Modul darf ausschließlich zu seinem bestimmungsgemäßen Betrieb verwendet werden.*
- ☞ *Kurzschlüsse durch leitfähige Arbeitsflächen, Werkzeuge, Draht- und Metallreste müssen unter allen Umständen unterbleiben.*
- ☞ *Wenn einzelne oder mehrere der hier aufgeführten Hinweise nicht beachtet werden, kann dies zu schwerwiegenden Schäden am Modul führen. Insbesondere können Beschädigungen an Bauteilen auftreten, die erst im Betrieb zu Störungen oder Ausfällen führen können.*

1. Aufgabenstellung

Um den steigenden Anforderungen an von W3 erstellten Entwicklungen gerecht zu werden, ist ein möglichst universelles CPU- Modul zu erstellen. Neben der für Mikrocontroller typischen Fähigkeiten sollten speziell für Mess- Steuer- und Regelaufgaben erforderliche Zusätze auf der Platine untergebracht werden. Weiterhin waren einfache Erweiterbarkeit für Anzeigen und Eingabegruppen, komfortable Entwicklungsunterstützung und hohe Betriebssicherheit weitere Entwicklungskriterien.

1.1 Lösungsansatz

Aus der Vielzahl unterschiedlicher Mikrocontroller hält sich die 8051'er Familie seit 1977 unverändert in der Spitzengruppe aller 8 Bit Controller. Möglich wurde diese lange Einsatzzeit durch eine sehr robuste Architektur, die leichte Erweiterbarkeit des Grundkonzeptes durch immer neue Fähigkeiten und eine kontinuierliche Steigerung der Verarbeitungsgeschwindigkeit. Unterstützend wirken eine große Palette von Entwicklungswerkzeugen, Programmiersprachen, Beispielen und Literatur. Sehr brauchbare Entwicklungssysteme stehen auch als Freeware zur Verfügung. Unter Verwendung beim CPU-552 Modul gewonnener Erfahrungen ist ein Mikrocontroller ADuC812 der Firma Analog Devices zum Einsatz gekommen. Die Fähigkeiten des Chips alleine entsprechen einem komplexen Messsystem:

- 8 K interner Flash- Programmspeicher, 640 Byte Flash- Datenspeicher
- 4 MB Adressraum für externes RAM oder externe Peripherie
- 8 Kanal Analog- Digitalwandler, 5 uS Wandelzeit je Kanal, 12 Bit Auflösung
- 2 Kanal Digital Analogwandler mit 12 Bit Auflösung
- Interne Referenzspannungsquelle, alle Analogstrecken kalibrierbar
- I2C und SPI- Schnittstelle
- Interner Temperatursensor, Spannungsüberwachung, und Watchdog

Der geringe Platzbedarf über das spezielle SMD- Gehäuse, die Möglichkeit den Controller im System über die RS232 Verbindung programmieren zu können sowie der Preis tragen erheblich zur Entscheidung bei.

Zusätzlich erhält die CPU über den I2C- Bus Zugriff auf ein 8 KByte serielles EEPROM und einen Uhren- Kalenderbaustein. Über den I2C- Bus ist auch der Zugriff auf externe Anzeigen, Tastaturen, Ports und Sensoren gelöst.

Eine Erweiterbarkeit des Moduls wird über drei 34 Pol Buchsenleisten ermöglicht. Durch eine strikte Trennung der Analogsignale und der reinen Digitalstrecken ist ein hoher Fremdspannungsabstand erzielt worden, der die volle Ausnutzung der analogen Fähigkeiten des Controllers ermöglicht.

Durch eine spezielle Adressierlogik kann das RAM gleichzeitig für die Programmierung als auch die Datenspeicherung genutzt werden. Desgleichen erleichtert die Logik über vier vordekodierte Adressbereiche den Anschluss komplexer Bausteine an den Controllerbus.

2. Bedienung

Die Bedienung des Moduls erstreckt sich auf die Einstellung der möglichen Betriebsarten, das Einsetzen des Moduls auf Trägerkarten und den Austausch von programmierbaren Bausteinen.

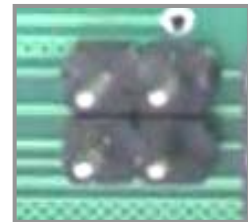
2.1 Einstellung der Betriebsarten

Das Modul ermöglicht über Steckbrücken („Jumper“) die Anpassung an unterschiedliche Anforderungen und Aufgaben. Ein Jumper ist auf der Platine als mehrpoliger Pfostenstecker ausgebildet. Mittels eines kleinen Steckers werden zwei Pole miteinander verbunden.

Besondere Sorgfalt ist auf die Bestückung von nebeneinander angeordneten Jumpern zu legen. Prüfen Sie genau nach den Unterlagen, welcher Jumper zu setzen ist.

Bei dreipoligen Jumpern ist auf die Lage des ersten Stiftes zu achten. Dieser ist auf der Platine als quadratisches Lötauge kenntlich gemacht. Zudem ist die Lage des ersten Stiftes in den Unterlagen gesondert hervorgehoben.

Bewahren Sie nicht benötigte Stecker sorgfältig auf.



Jumper	Schaltbild	Verbindung 1 und 2	Verbindung 2 und 3	offen
J1	2-4B	Normalbetrieb	Emulationsbetrieb	-----
J2	2-5BC	Programmiermodus internes FEPROM	Normalbetrieb	-----
J3	2-4D	Programmausführung INTERN	Programmausführung extern	-----
J4	2-3A	Uhrenadresse Write: A2 Read: A3	Uhrenadresse W: A0, R: A1	-----
J5	2-3B	Uhr Schaltausgang auf Reseteingang	-----	Normalbetrieb
J6	2-2B	RxD2 (2. RS232 Receive) an P3.5	-----	P3.5/T1 frei
J7	2-2/3B	TxD2 (2. RS232 Transmit) an P3.4	-----	P3.4/T0 frei
J8	2-3B	Uhr Schaltausgang auf Interrupt 0	-----	Interrupt 0 frei
J9	2-3A	Uhr als Taktzähler, Q2/C28 entfällt **	-----	Normalbetrieb
J10	2-2A/B	Write Protect EEPROM (obere 2KB)	Write erlaubt	-----
J11	3-2B	Masseverbindung Analog/Digital ***	-----	Nicht erlaubt

** Der Uhrenbaustein ist über den Eingang OSC1 in der Lage, externe Takte zu zählen. Der Quarz Q2 und der Kondensator C18 darf nicht bestückt werden, der Jumper J9 ist unterhalb U10 als Lötbrücke ausgebildet.

*** Die Verbindung der Analogmasse und der Digitalmasse wird an CON1/33+34 per Lötbrücke durchgeführt. In besonderen Fällen sollte die Masseverbindung nahe am Netzteil („Massestern“) erfolgen. Fehlende Masseverbindung kann zur Zerstörung des CPU-Bausteins führen.

Normalbetrieb (Programmausführung externes EPROM): **J1_1+2, J2_2+3, J3_2+3, J4_1+2, J10_2+3, J11_1+2**

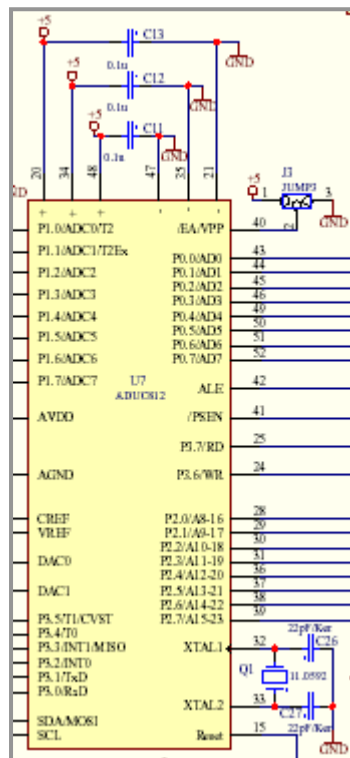
Programmentwicklung mit EPROM- Emulation: **J1_2+3, J2_2+3, J3_2+3, J4_1+2, J10_2+3, J11_1+2**

3. Funktionsbeschreibung

Das CPU- Modul gliedert sich in folgende Funktionsgruppen auf:

- CPU mit Takterzeugung
- Externe Speicher und Ansteuerung
- Dekodierlogik
- Externe Peripherie
- Reseterzeugung
- RS232 Schnittstelle
- Modulschnittstelle

3.1 CPU mit Takterzeugung



Die CPU entspricht in ihren Hauptmerkmalen einer 8052'er CPU mit dem Port 0 als Daten und Adressport.

Durch die integrierten Analogbaugruppen ergeben sich höhere Anforderungen an die Versorgung des Controllers. Daher stehen drei Anschlusspaare für die Stromversorgung des Controllers zur Verfügung. Jedes Paar erhält eine eigene Entkopplung über keramische Kondensatoren.

Da der Controller über internen Programmspeicher verfügt, kann über J3 zwischen interner (1+2) oder externer (2+3) Programmausführung umgeschaltet werden. Bei interner Programmausführung erfolgt keinerlei Zugriff mehr auf die externen Speicherbereiche. Die Ports stehen als normale Eingabe- und/oder Ausgabefunktionen zur Verfügung. Abweichend zum Standard mit echten Treiberausgängen muss Port 2 mit Widerständen zur Versorgungsspannung versehen sein (offene Kollektorausgänge).

Die Takterzeugung des ADuC entspricht dem 51'er, ein externer Quarz bis zu 16 MHz wird zwischen XTAL1/2 geschaltet und mit zwei keramischen Kondensatoren bedämpft. Der interne Arbeitszyklus benötigt 12 Takte für einen Durchlauf. Zusätzlich werden alle internen Abläufe auf 1/12 der Quarzfrequenz synchronisiert, z.B. Takt der Zeitgeber („Timer“), Synchronisation von Flanken bei den externen Interrupts und Portabfragen.

Port 1 ist abweichend zum Standard 51'er Controller als 8 Kanal, 12Bit Analog-Digitalwandler ausgebildet. Weiterhin kann Port 1 auch als normaler Eingangsport verwendet werden. Ausgaben sind über diesen Port nicht möglich.

Zwei Digital- Analogwandler mit einer Auflösung von 12 Bit ermöglichen in Verbindung mit einer umschaltbaren Referenzspannungsquelle (VCC oder 2,55Volt Vref) eine Vielzahl von interessanten Anwendungen. So kann ein D/A- Wandler als einstellbare Referenzspannungsquelle für die A/D- Wandler dienen.

Intern verfügt der ADuC über einen Temperaturmesskanal, eine Kalibriermöglichkeit der Wandler durch Ablage von Abgleichdaten, einen Monitor für Einstell- und Programmieraufgaben und eine serielle Debugschnittstelle – deren Format wurde leider noch nicht veröffentlicht. Der Zugang für die Programmierung des internen Speichers als auch der Abgleichdaten erfolgt durch Verbindung von PSEN über einen 1Kohm Widerstand mit Masse (Jumper J2 auf 1+2) und folgendem Reset. Der Controller prüft bei jedem Reset den Zustand der PSEN- Leitung. Liegt diese Leitung auf Masse, wird der interne Monitor ausgeführt. Über ein serielles Protokoll in Verbindung mit einem vom Hersteller bereitgestelltem Dienstprogramm kann über die RS232 Schnittstelle (9600 Baud, 8N1) die Programmierung des internen Flash- EPROM erfolgen. Nach Beendigung der Programmierung wird der Jumper J2 auf 2+3 gesteckt und ein Reset ausgelöst. Das interne Programm sollte jetzt ausgeführt werden.

3.2 Externe Speicher und Ansteuerung

Der Port 0 dient als Daten und Adressport. Mittels eines Multiplexverfahrens werden wechselnd Daten und Adressen verarbeitet. Zur Synchronisation steht das Signal „ALE“ bereit. Immer dann, wenn gültige Adressen auf dem Bus anliegen, wird ALE auf High gehen und mit fallender Flanke sind die ausgegebenen Adressen gültig. Ein externes 8'er Flip-Flop („Octal Latch“) übernimmt die Adressen und stellt sie stabil auf dem externen Bus bereit.

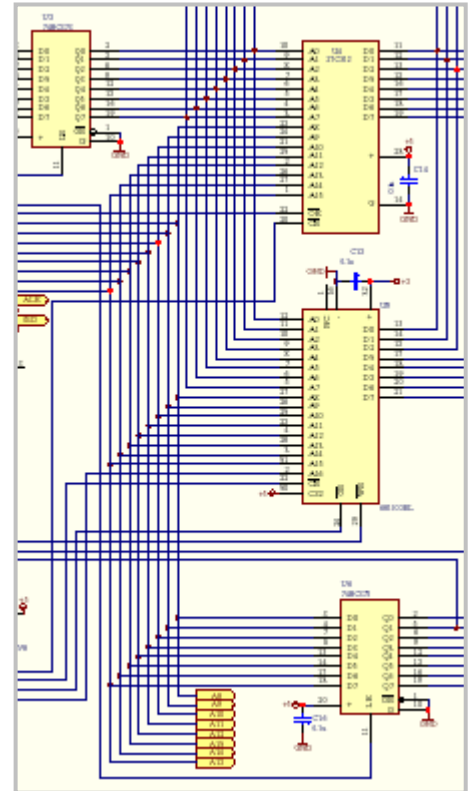
Bedingt durch die Harvard- Architektur der CPU mit getrenntem Programm und Datenbereichen erfolgt der Zugriff auf die Speicherräume mit unterschiedlichen Synchronisationssignalen.

Der Datenzugriff auf den Schreib- Lesespeicher („RAM“) ist über das Lesesignal „RD“ (Read) und das Schreibsignal „WR“ (Write) gesteuert.

Im Gegensatz zur 8051'er Standardversion besitzt der ADuC einen erweiterten Adressraum im Datenbereich (16MB). In ähnlicher Weise wie bei P0 wird über P2 sowohl das Byte 2 als auch 3 der Datenadresse ausgegeben. Das dritte Adressbyte wird über das Latch U6 zwischengespeichert und als A16 bis A23 bereitgestellt.

Sowohl P0 als auch P2 benötigen externe Widerstände gegen VCC („Pull- Up“).

Auf dem Modul sind 64K Programmspeicher (U4) und 128K Datenspeicher (U9) untergebracht. Der gesamte Daten – und Adressraum steht für externe Erweiterungen zur Verfügung.



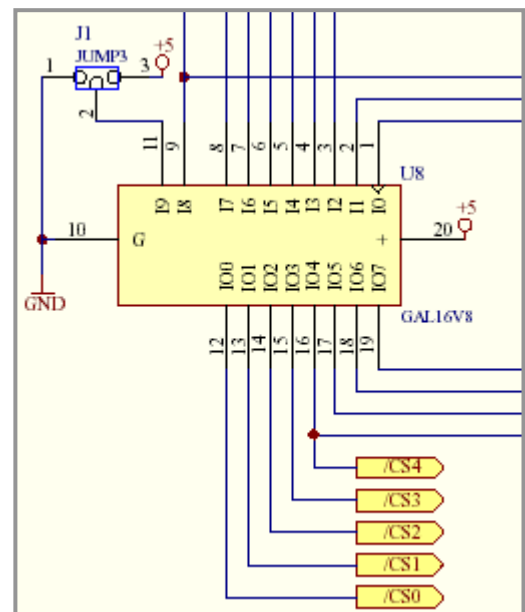
3.3 Dekodierlogik und Adressbereiche

Über U8, ein PALCE- 16V8 ist die erforderliche Dekodierung der benötigten Adressbereiche und die Erzeugung der Synchronisationssignale realisiert worden. Zum Standardbetrieb mit getrennten Programm- und Datenbereichen („Harvard“) wurde eine Mischform zwischen Harvard- und von Neumannarchitektur realisiert. Durch den Multiplexbetrieb für erweiterten Adressbereich des Datensegmentes ergaben sich einige besondere Problemstellungen.

Über Jumper J1 erfolgt die Umschaltung zwischen den Betriebsarten „Normalbetrieb“ J1 1+2 oder Emulationsbetrieb, dann sitzt J1 auf der Position J1 2+3.

In der Emulationsbetriebsart wird die strenge Trennung zwischen Programm- und Datenbereich teilweise aufgehoben. Damit wird die Möglichkeit geschaffen, mittels eines speziellen Monitorprogramms zu testende Programme in das RAM zu laden und dort auch ausführen zu lassen.

Im gemeinsamen Speicherbereich kann der Controller aus dem Datenbereich entweder über „RD“ oder „PSEN“ lesen. Ein Schreibvorgang wird durch „WR“ ausgelöst.



3.3.1 Logikgleichungen

```

/CSRAM = /A17 * /EMU ;Extern RAM 00..01FFFF
+ /A17 * PSEN * EMU ;EMU DATA Phase
+ /A15 * EMU ;RAM/ROM 0..7FFF
+ A15 * /A14 * /A13 * EMU ;EMU ROM 8..9FFF
+ A15 * /A14 * A13 * EMU ;EMU ROM A..BFFF
+ A15 * A14 * /A13 * EMU ;EMU ROM C..DFFF
+ A15 * A14 * A13 * /A12 * EMU ;EMU ROM E..EFFF
;EMU F.FFFF gesperrt

/RDRAM = /RD ;Read RAM 00..01FFFF
+ /A15 * A14 * /PSEN * EMU ;Read ROM 4..7FFF
+ A15 * /A14 * /PSEN * EMU ;Read ROM 8..BFFF
+ A15 * A14 * /PSEN * EMU ;Read ROM C..FFFF

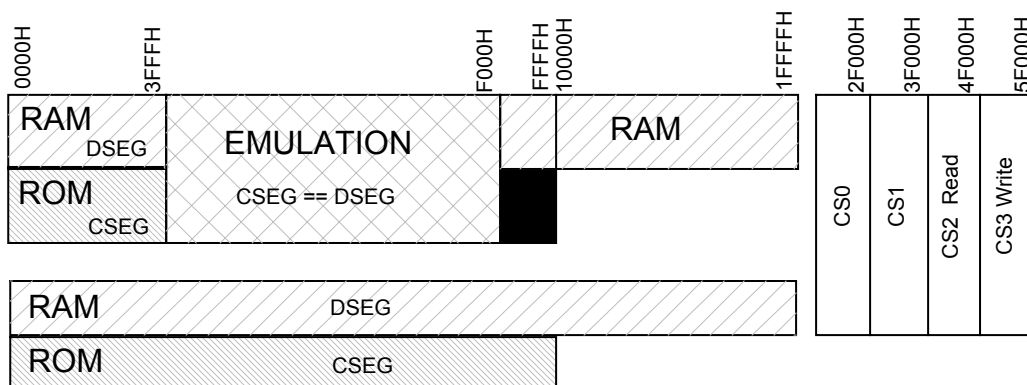
/CSROM = /A15 * /A14 * /A13 * /A12 * EMU ;ROM EMU 0000..0FFF
+ /A15 * /A14 * /A13 * A12 * EMU ;ROM EMU 1000..1FFF
+ /A15 * /A14 * A13 * /A12 * EMU ;ROM EMU 2000..2FFF
+ /A15 * /A14 * A13 * A12 * EMU ;ROM EMU 3000..3FFF
+ /EMU ;NORMAL 0000..FFFF

/CS4 = /A16 * /EMU ;/CS4 == Adresse 16
+ /A16 * PSEN * EMU ;A16 Normalmode == A16
+ /PSEN * EMU ;EMU Data Phase == A16
;EMU ROM Phase == 0

;externer Bereich
/CS0 = A17 * /A16 * A15 * A14 * A13 * A12 ;02F000 - 02FFFF
/CS1 = A17 * A16 * A15 * A14 * A13 * A12 ;03F000 - 03FFFF
/CS2 = A17 * A16 * A15 * A14 * A13 * A12 * /RD ;030000 - 03FFFF Read
/CS3 = A17 * A16 * /A15 * A14 * A13 * A12 * /WR ;030000 - 03FFFF Write

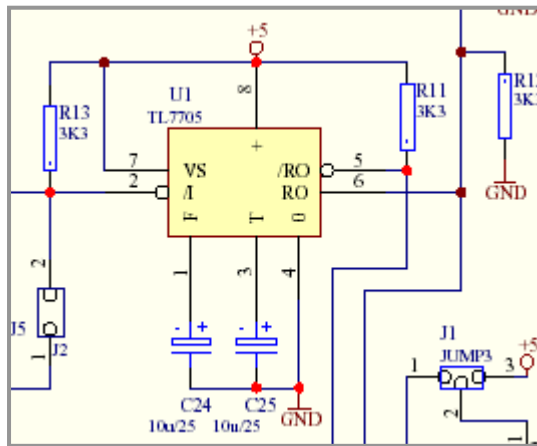
```

Zum besseren Verständnis wird die Aufteilung des Adressbereiches in Form einer Grafik dargestellt.



Der schwarz dargestellte Bereich ROM von F000 bis FFFF ist in der Emulation nicht als ROM nutzbar, da im PALCE 16V8 der zur Dekodierung erforderliche Produkterm nicht mehr zur Verfügung steht.

3.4 Reseterzeugung



Der Rücksetzpuls „Reset“ für den Controller wird durch ein TL 7705 erzeugt. Der Baustein vergleicht die an Pin 7 anliegende Spannung laufend mit einer internen Referenz. Unterschreitet die Betriebsspannung die Referenzspannung, werden die Resetausgänge aktiv. Erst wenn die Referenzspannung überschritten wird, werden die Resetausgänge um eine mit C25 festgelegte Zeit verzögert ausgeschaltet.

Die laut Datenblatt angegebene Verzögerungszeit $TD = 1,3 \times 10^4 \times C25$ ist tatsächlich um den Faktor 10 kleiner.

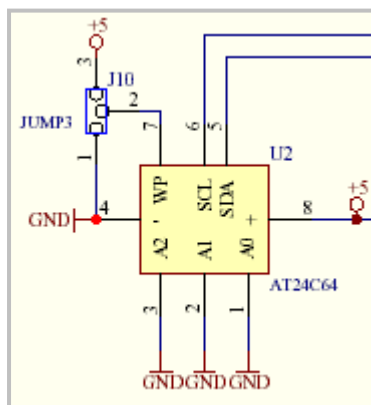
Der mit der internen Referenz verbundene Elko C24 dient der Unterdrückung von Störimpulsen. Die Erfahrung hat ergeben, dass der vorgeschlagene Wert von 0,1uF nicht gegen die für induktive Lasten typischen Störungen hilft. Der verwendete Wert von 10 uF hat sich in vielen Schaltungen bewährt.

Durch Massepotential am Eingang 2 kann ein Reset ausgelöst werden. Dabei ist darauf zu achten, die Anschlüsse zum Reseteingang so kurz als möglich zu halten da dieser Eingang sehr empfindlich auf Störungen reagiert.

Über J5 kann der Ausgang des Uhrenbausteins mit dem Eingang des Resetbausteins verbunden werden. Dies erlaubt bestimmte Stromsparbetriebsarten des Controllers zu nutzen, die nur über ein Reset aufgehoben werden können.

3.5 Externe Peripherie

3.5.1 Serielles EEPROM



Über den internen I2C- Bus ist ein serielles EEPROM mit dem Controller verbunden. Das EEPROM ist als 8192 x 8 Byte Speicher organisiert. Hier können Daten unabhängig von der Stromversorgung abgespeichert werden, laut Hersteller für mindestens 100 Jahre. Im Gegensatz zu einem RAM ist bei einem EEPROM die Anzahl der möglichen Schreibvorgänge auf etwa 1 Million beschränkt.

Über den Jumper J10 ist ein Schreibschutz des EEPROM möglich. Hierzu ist der Eingang WP an Stift 7 über den Jumper J10 mit der Betriebsspannung zu verbinden.

Es wird ausschließlich der obere Quadrant, also die oberen 2 K des Speichers vor dem Überschreiben geschützt. Die unteren 6 K des EEPROM können weiterhin beschrieben werden!

☞ Die Adresse des EEPROM ist fest auf A0 (schreiben) und A1 (lesen) eingestellt.

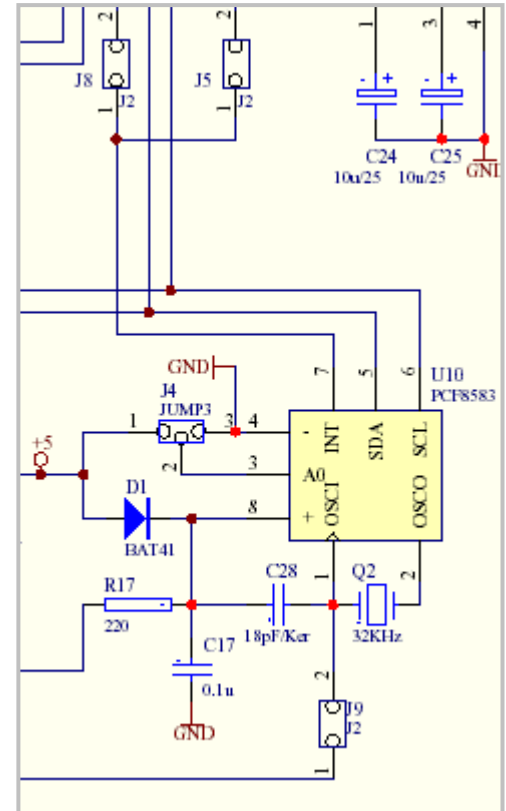
3.5.2 Uhr und Kalender

Der Uhrenbaustein ist über den I2C- Bus mit dem Controller verbunden. Die Uhr kann im 12 oder 24 Stundenformat betrieben werden. Der Kalender besitzt eine Vierjahresstruktur. Frei programmierbare Alarmzeiten mit gesteuertem Schaltausgang.

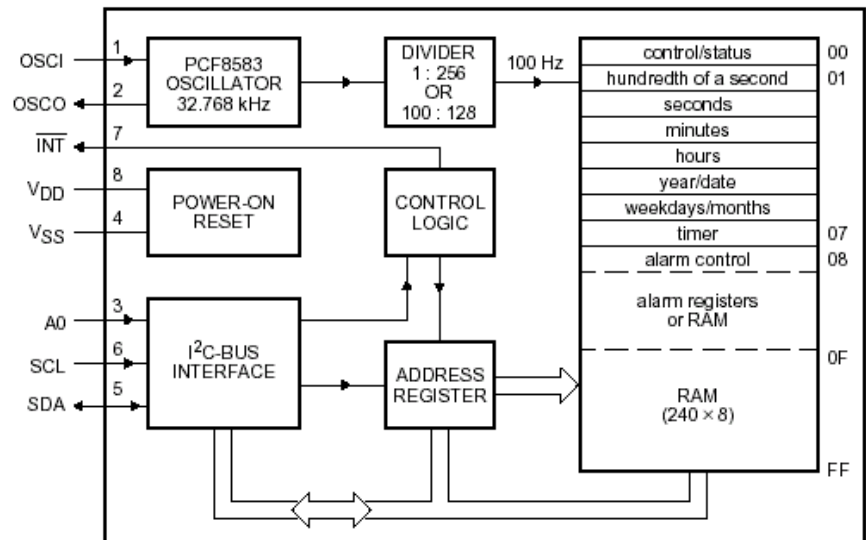
Eine externe Versorgung über Akku ist vorgesehen. Dazu wird die Versorgungsspannung mittels der Diode D1 von der externen Versorgung entkoppelt. Ist die Versorgungsspannung höher als die externe Akkuspannung, fließt der Strom von der positiven Versorgungsspannung über die Diode D1 zum Uhrenbaustein und über den Lade- und Begrenzungswiderstand R17 in den externen Akku. Sinkt die Versorgungsspannung unter die Akkuspannung, sperrt die Diode D1 (Anode negativer als die Kathode) und Strom fließt vom Akku über den Widerstand R17 in den Uhrenbaustein. Der Kondensator C17 unterdrückt mögliche Störspitzen und hält kurzzeitig die Versorgungsspannung am Uhrenbaustein bei ungünstiger Versorgungsspannungslage.

Die Zeitbasis gewinnt der Uhrenbaustein aus einem externen 32KHz Quarz mit C28 zur Bedämpfung. Unter Fortfall dieser Komponenten kann über den Jumper J9 ein externer Takt an den Baustein angelegt werden. Der Uhrenbaustein fungiert dann als Ereigniszähler.

Über den Pin 7 steht ein Schaltsignal das in Verbindung mit dem Controller zur Erzeugung eines Interrupts (Jumper J8 geschlossen) oder der Uhrenbaustein triggert über den Jumper J5 den Resetschaltkreis. Dadurch kann der Controller aus bestimmten stromsparenden Betriebsarten gestartet werden

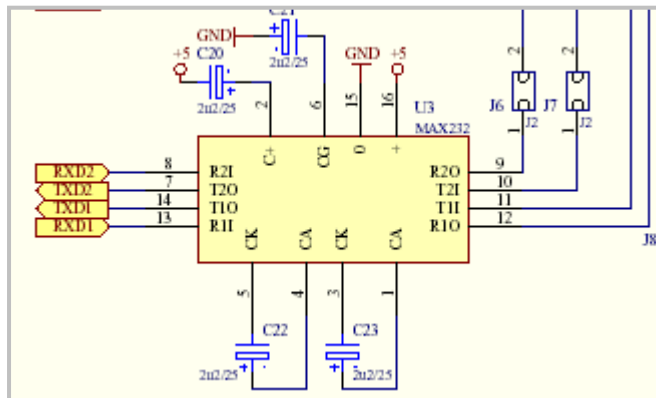


Die **Adresse** des Uhrenbausteins kann über den Jumper J4 zwischen der Adresse **A0** (schreiben) und **A1** (lesen) bei Jumper J4 in Position 2 +3 oder der Adresse **A2** (schreiben) und **A3** (lesen) mit Jumper J4 in Position 1+2 eingestellt werden.



*Wird das EEPROM (siehe 3.5.1) verwendet, muss die **Adresse des Uhrenbausteins zwingend auf A2 über Jumper J4 in Position 1+2** eingestellt werden da ansonsten sowohl EEPROM als auch Uhrenbaustein mit der gleichen Adresse angesprochen werden und somit Fehler auf dem I2C- Bus auftreten würden.*

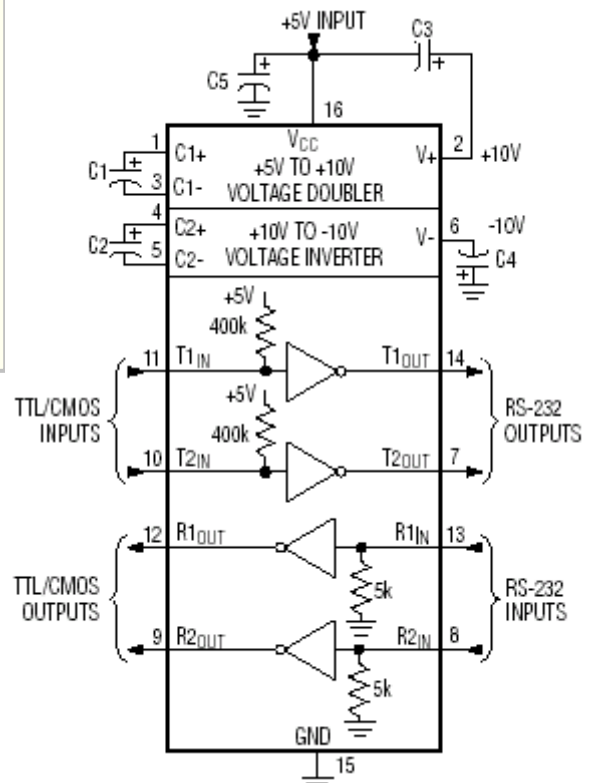
3.6 RS232 Schnittstelle



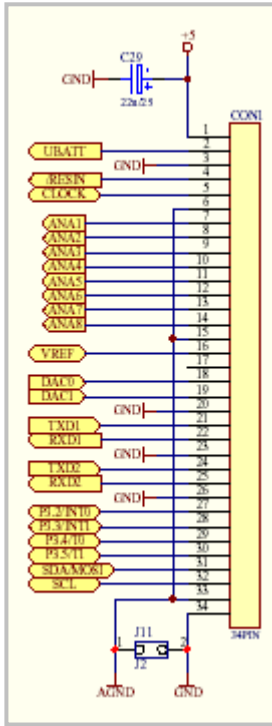
Die RS232 Schnittstelle wurde mit einem Standardbaustein MAX232 realisiert. Die Kondensatoren für die Ladepumpen sind für den Originaltyp ausgelegt. Bei anderen Herstellern sind diese ggf. gegen 1µF oder 0,1µF Keramikkondensatoren auszutauschen.

Da der Controller über eine serielle Schnittstelle verfügt, wurde die zweite Schnittstelle mit P3.4 als TxD2 und P3.5 als RxD2 als Software Schnittstelle vorgesehen. Über die Jumper J6 für RxD2 und J7 für TxD2 kann diese Schnittstelle bei Bedarf zugeschaltet werden.

Weiter besteht die Möglichkeit, diese Schnittstelle für die Synchronisation („Handshake“) mehrerer Systeme zu verwenden.



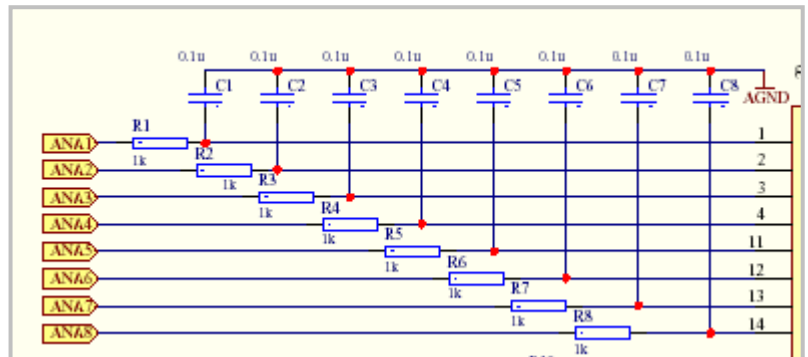
3.7 Modulschnittstelle



Das AduC812- Modul wird über drei 34 Pol Buchsenleisten mit der Außenwelt verbunden. Dabei werden über die linke Buchsenleiste „CON1“ alle analogen und digitalen Signale für Steuerungs- und Messaufgaben geführt, während über die zwei rechten Buchsenleisten der vollständige Prozessorbus mit den bereits vordekodierten Adressgruppen CS0.. CS3 läuft. CS4 ist die speziell aufbereitete Adresse A16.

Ebenfalls an „CON1“ enden die beiden Massesysteme des Moduls – analoge und digitale Masse. Über den Lötjumper J11 sind diese Massen normalerweise direkt an „CON1“ 33+34 miteinander verbunden. In einigen Fällen kann eine Verbindung an einem Massestern erforderlich werden. Dann ist J11 als Steckjumper auszuführen. Der Jumper darf dann erst entfernt werden, wenn beide Massen untrennbar am Massestern aufliegen.

Die Verbindung zum A/D Wandler erfolgt über passive Tiefpässe um einerseits Störungen vom System fern zu halten und andererseits zur Begrenzung der Bandbreite um Phänomene durch Unterabtastung des zu messenden Signals zu vermeiden.



☞ Bleiben die Massen CON1 33+34 offen, kann der Controller zerstört werden!!!

CON2 führt alle Standardbussignale wie Daten- und Adressbus (16 Bit Adressraum), die Signale der Speichersteuerung („WR“, „RD“, „PSEN“, „ALE“), die decodierten Adressbereiche („CS0 ... CS2“) und das Null aktive Resetsignal.

CON3 dient der Übergabe der erweiterten Adressbussignale A16 bis A23 (24 Bit Adressraum), zusätzlich noch den decodierten „CS3“ sowie die gesondert behandelte Adressleitung „CS4“ die wie in 3.3.1 beschrieben mit dem Emulationsmode verknüpft ist. Das Resetsignal geht auf hohen Pegel.

Alle anderen Pins an CON3 sind unbenutzt und wurden lediglich aus mechanischen Gründen mit vorgesehen. In besonderen Fällen könnten hier zusätzliche Signale zur CPU geführt werden.

3.8 Hinweise zum Anschluss des CPU- Moduls

Bei der Gestaltung der Trägerplatine oder dem Betrieb der CPU ohne Trägerplatine („Handverdrahtung“) müssen alle +5V Leitungen (CON1.. 3 Stifte 1) miteinander verbunden werden.

Die Analogmasse an CON1 Stifte 6, 15 und 33 sind miteinander zu verbinden.

Die Digitalmasse ist an CON1, CON2, CON3 jeweils am Stift 34 miteinander zu verbinden.

Abschließend muss die Analogmasse an die Digitalmasse angeschlossen werden – dies kann entweder durch den Jumper J11 an CON1 erfolgen, oder bei Massesternsystemen durch direkte Verbindung der beiden Massesysteme am Massesternpunkt. Unterbleibt die Verbindung, kann dies zur Zerstörung der CPU führen.

Es wird empfohlen, möglichst die vorgesehene Masseverbindung über J11 zu verwenden.

4. Einstellhinweise und Jumper

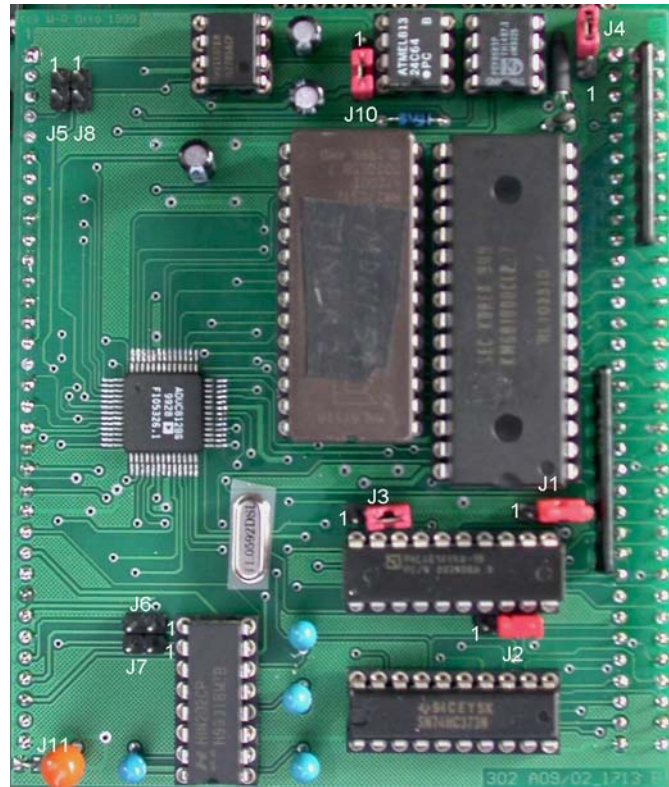
Zusätzlich zur Beschreibung wird hier eine Abbildung der Platine mit der Lage der Jumper gezeigt.

Wenn Serielles EEPROM U2 (Adresse A0) und der Uhrenbaustein U10 gemeinsam bestückt werden, muss zur Vermeidung von Adresskonflikten der Jumper **J4** abweichend zur Darstellung auf die Position 1+2 gesteckt werden (Adresse A2).

J9 ist eine Lötbrücke unterhalb U10. Wird während der Bestückung festgelegt ob Uhr (J9 offen) oder Zähler (J9 geschlossen und Q2 und C28 entfallen)

Die Darstellung zeigt **J1** gesteckt für den Emulationsbetrieb. Im Auslieferungszustand mit dem endgültigen Programm im EPROM muss J1 auf Position 1+2 gesteckt werden.

J11 ist die Verbindung von Analog- und Digitalmasse. Üblicherweise als Lötbrücke ausgeführt. In Sonderfällen (Massestern) als Steckbrücke zu fertigen.



☞ Alle Einstellungen am CPU- Modul dürfen ausschließlich bei abgeschalteter Spannungsversorgung durchgeführt werden. Die Einstellungen werden mit Einschalten der CPU wirksam.

4.1 Notizen eigene Einstellung der Jumper

- J1 _____
- J2 _____
- J3 _____
- J4 _____
- J5 _____
- J6 _____
- J7 _____
- J8 _____
- J9 _____
- J10 _____
- J11 _____

5. Aufbau und Montagehinweise

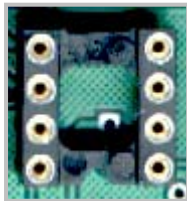
Bei der Bestückung ist insbesondere die Festlegung der Masseverbindung J11 (Löt- oder Steckjumper) als auch die Betriebsart des Uhrenbausteins entweder als Uhr und Kalender oder als Zähler (J9 eingelötet, Q2 + C28 entfallen) endgültig festzulegen.

Die Vorgehensweise bei der Bestückung hängt von den Arbeitsmöglichkeiten für SMD Bauteile ab. Die Platine ist beidseitig SMD bestückt, Bestückungs- und Lötseite tragen zusätzlich bedrahtete Bauteile.

Bei den in W3 vorliegenden Möglichkeiten wird wie folgt vorgegangen:

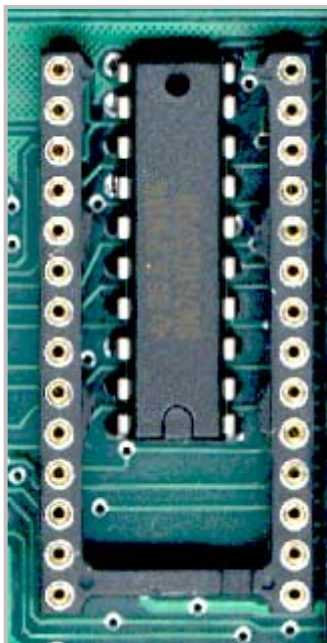
- Auftrag Lotpaste auf SMD Anschlüsse der Lötseite mit Dosiergerät.
- Platzierung der Bauteile auf der Lötseite.
- Verlöten der Bauteile im Reflow- Ofen.
- Auftrag Lotpaste auf SMD Anschlüsse CPU der Bestückungsseite mit Dosiergerät.
- Verlöten der CPU im Reflow- Ofen. Dabei auf gute Auflage der bereits verlöteten Bauteile achten.

Danach erfolgt die Bestückung der bedrahteten Bauteile der Bestückungsseite. Es werden zuerst etwaige Lötbrücken, dann Dioden, folgend IC-Sockel, Keramik- Kondensatoren, Quarze, Elkos und abschließend die Jumper bestückt. Vor der Bestückung von Q2 ist der Quarz mit einem Stück Schrumpfschlauch zu isolieren.



<< Lage J11 Sockel U10

Unter den Quarz Q1 ist ein Isolierplättchen zu legen



Das Latch U5 wird direkt unter dem EPROM U4 montiert. Dazu ist der Sockel des EPROMS mit einem Messer oder einem geeigneten Seitenschneider wie in der nebenstehenden Abbildung dargestellt, auszuarbeiten.

Besonderes Augenmerk ist auf eine einwandfreie Kontaktbildung an den CPU- Anschlüssen zu richten. Durch Lagerung oder Handhabung können einzelne Anschlüsse geringfügig nach oben gebogen sein. Mit Heißluftkolben oder durch Auflage von Entlötlitze und Andruck mit einer normalen Lötspitze ist nachzuarbeiten. Dabei sind unbedingt Kurzschlüsse zu vermeiden.



Bei der Bestückung der Sockelstreifen CON1..3 auf der Lötseite muss auf exakte und rechtwinklige Lage der Streifen geachtet werden. Bei CON2 und CON3 helfen aufgesteckte Streifenreste bei den Ausricht- und Lötarbeiten.

5.1 Prüfung und Inbetriebnahme

Nach sorgfältiger Sichtkontrolle aller Lötungen und Bestückungen, werden die ICs in die Sockel eingesteckt. Die Buchsenleisten werden für den folgenden Reinigungsgang mit Klebeband abgeklebt.

Die Platine ist nun mit einem festen Haarpinsel und einer Messingbürste unter Verwendung von Spiritus gründlich von Anhaftungen durch Lötmittel zu reinigen. Nach der Trocknung, die auf keinen Fall mit Pressluft („Öl“) erfolgen darf, wird die Platine auf der Rückseite mit Lötlack SK10 versiegelt. Um die CPU wird Lötlack mit dem Pinsel aufgetragen. Die Platine wird nun zur Härtung und Trocknung für etwa 2 Std. bei 70 Grad im Wärmeofen belassen.

Nach ausreichender Erkaltung kann die elektrische Prüfung des Moduls erfolgen.

Zu diesem Zweck ist eine Testverdrahtung vorzunehmen, die entsprechend der Regeln nach 3.8 erfolgt. J1 ist in die Position 2+3 für Emulationsbetrieb zu bringen. In U4 wird ein EPROM mit Monitorprogramm ADuC812 eingesetzt und die serielle Schnittstelle wird mit einem PC und Terminalprogramm verbunden. Die Übertragungsparameter sind

- 9600 Baud, 8 Bit, No Parity, One Stopbit (8N1)

Nach Anschluss von 5 Volt kann das Netzteil eingeschaltet werden. Es muss sofort die Monitormeldung auf dem Schirm erfolgen, die Stromaufnahme muss deutlich unter 100 mA liegen.

Wenn eine der beiden Bedingungen nicht zutrifft, ist die Stromversorgung sofort abzuschalten.

5.1.1 Keine Monitormeldung, Strom im Limit

Alle ICs einwandfrei gesteckt? Vergessene Lötpins? Lötbrücken? Fehlbestückungen?

Ist das PALCE („GAL“) U8 und das EPROM U4 programmiert? Jumper korrekt gesteckt J1_2+3, J3_2+3 ?

Überprüfen ob die Verbindung zu den seriellen Schnittstellen einwandfrei ist. Auf PC- Seite sollte der Anschluss in Form eines Null- Modems ausgeführt sein. Messen Sie mit einem Oszillografen die Pegel an den RxD und TxD Anschlüssen. Beobachten Sie die vom PC kommende Transmit (TxD) Leitung: Sehen Sie auf dem Scope Wechsel zwischen -/+ , wenn Sie eine Taste am PC drücken?

Hinweis: Die vom PC kommende Sendeleitung (TxD) muss mit dem Empfangseingang der CPU (RxD) verbunden sein. Die von der CPU kommende Sendeleitung (TxD) ist wiederum mit dem Empfangseingang des PC (RxD) zu verbinden. Auf keinen Fall dürfen gleichnamige Anschlüsse miteinander verbunden werden.

Prüfen Sie die Pegel, Ruhezustand zwischen -8 und typisch -10 Volt. Bei Zeichenerzeugung sollten Wechsel zwischen -8 und +8 Volt zu beobachten sein.

Wenn die serielle Verbindung als Fehler ausgeschlossen werden kann, dann CPU einschalten und Daten und Adressleitungen auf „merkwürdige“ Pegel prüfen. Wenn Signale deutlich unter 2,3Volt auftreten, kann hier von fehlerhafter Verbindung zwischen Signalleitungen ausgegangen werden- meist Lötbrücken.

Hilfreich ist der Anschluss einer Resettaste an CON1_4 („RESIN“) – ein Taster gegen Masse. Bei jedem Reset muss die CPU an der Adresse 0000H starten.

5.1.2 Strom am Limit

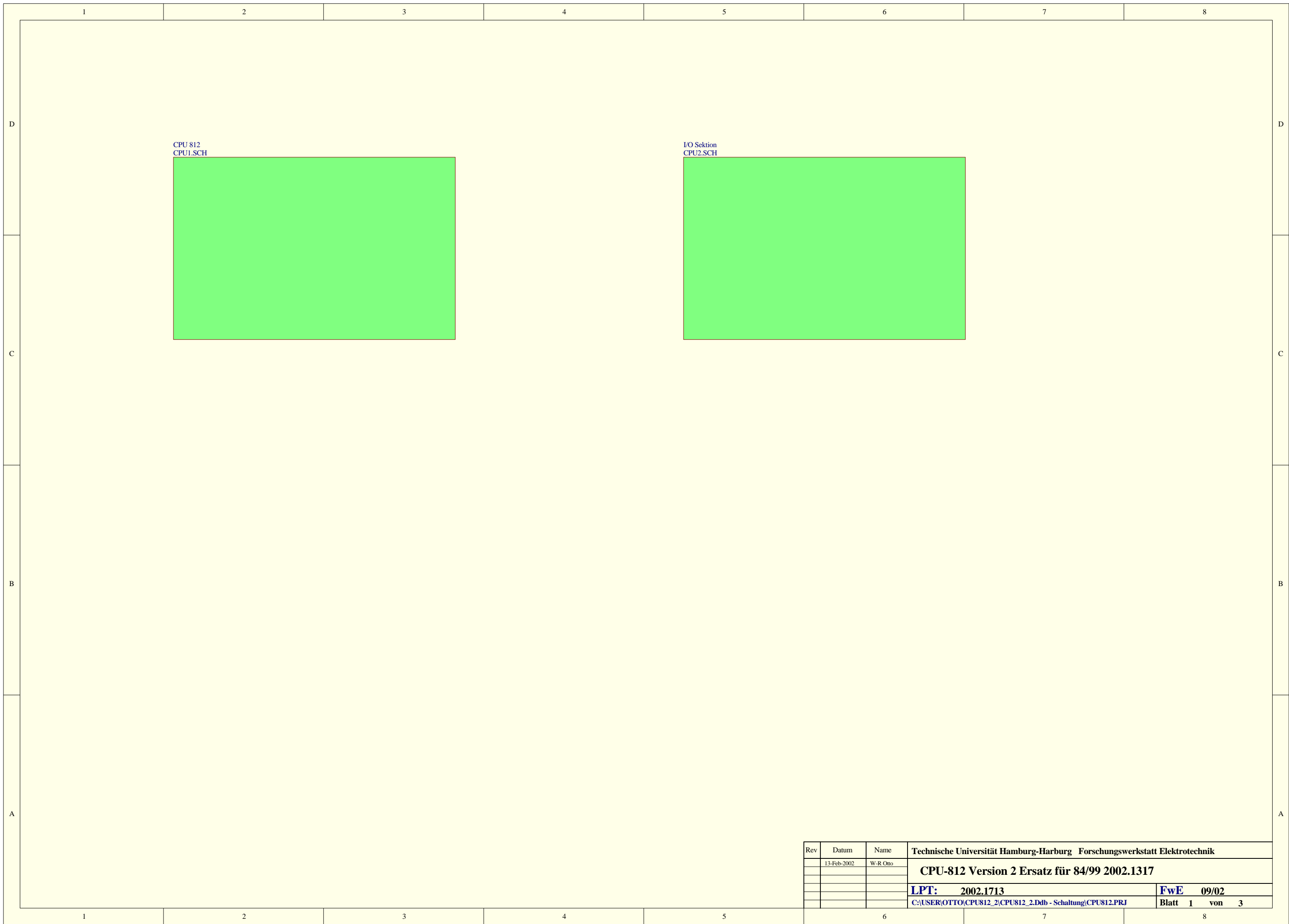
IC's vertauscht, verkehrt herum gesteckt, richtiger Typ, Beine abgebogen? Elkos verpolt?

Bauteil heiß geworden? CPU richtig orientiert – Pin 1? SMD- Kondensator verrutscht?

6. Anhang

Der Anhang enthält

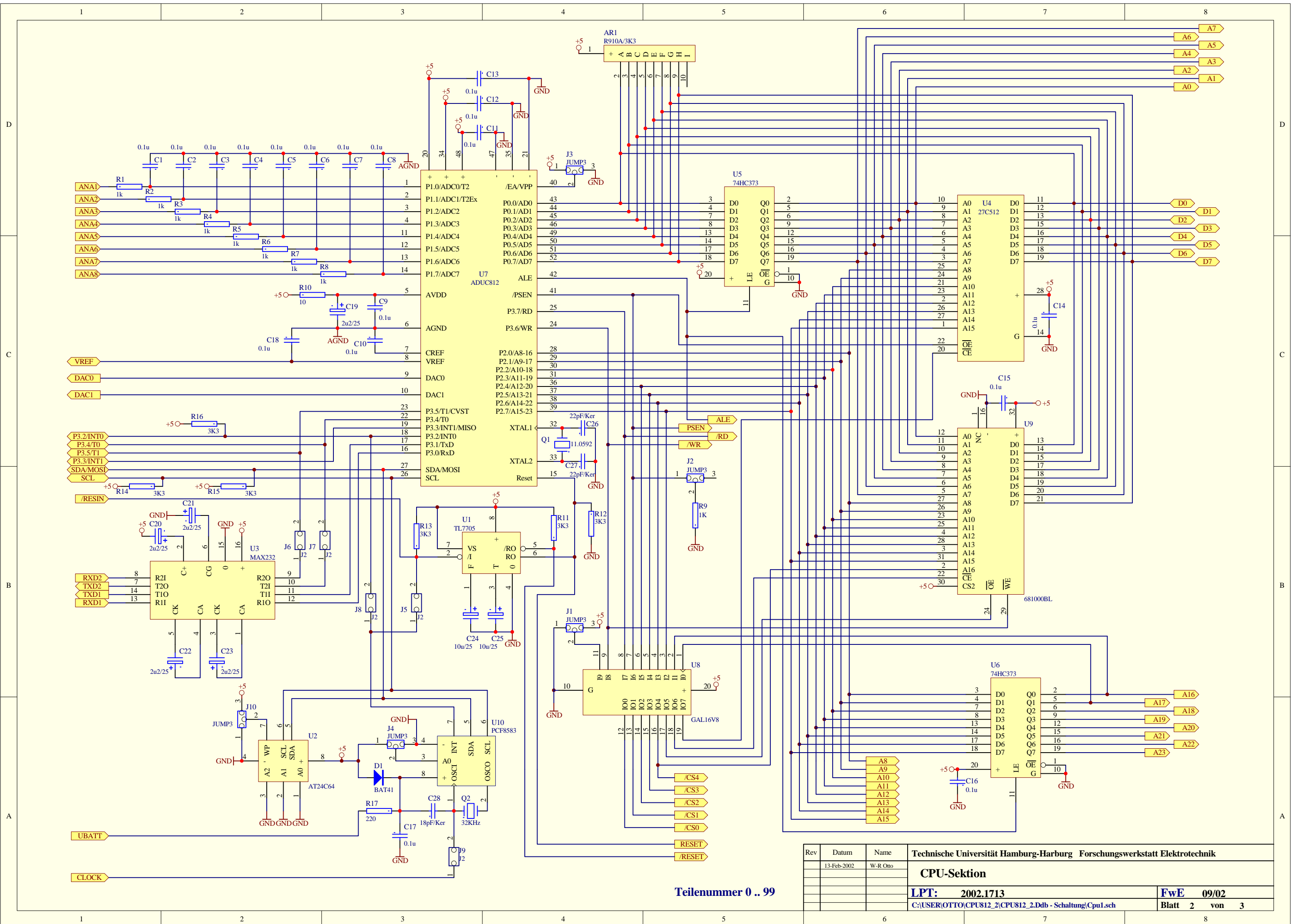
- Schaltpläne CPU 812 Version 2 LPT 2002-1713 - Ersatz für 84/99 2002.1317
- Bestückungsplan
- Stücklisten
- Abbildung CPU – Modul Bestückungsseite
- Abbildung CPU- Modul Lötseite



CPU 812
CPU1.SCH

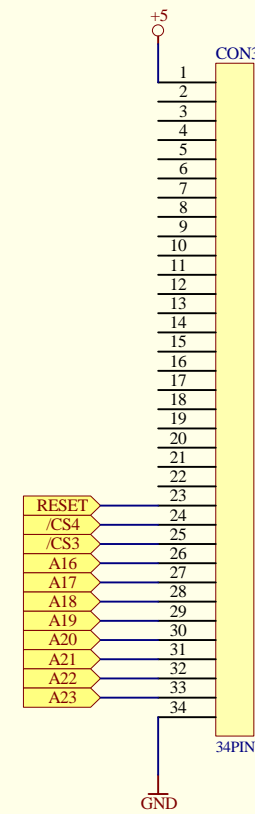
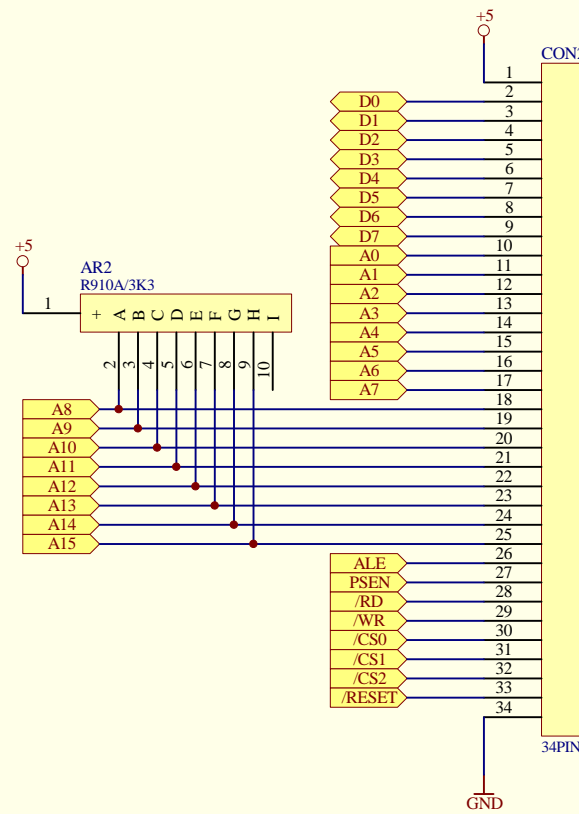
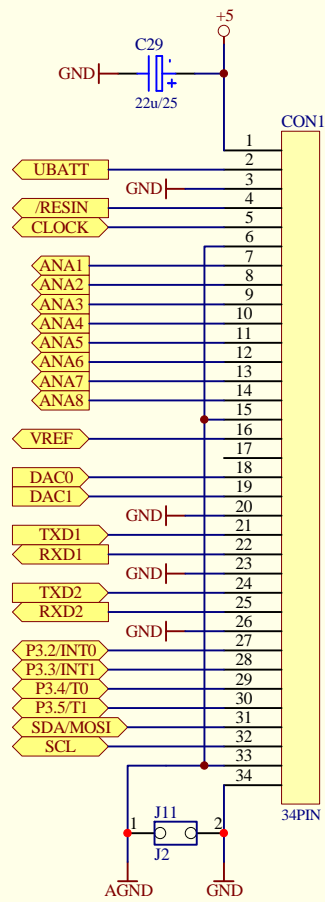
I/O Sektion
CPU2.SCH

Rev	Datum	Name	Technische Universität Hamburg-Harburg Forschungswerkstatt Elektrotechnik	
	13-Feb-2002	W-R Otto	CPU-812 Version 2 Ersatz für 84/99 2002.1317	
			LPT: 2002.1713	FwE 09/02
			C:\USER\OTTO\CPU812_2\CPU812_2.Ddb - Schaltung\CPU812.PRJ	Blatt 1 von 3



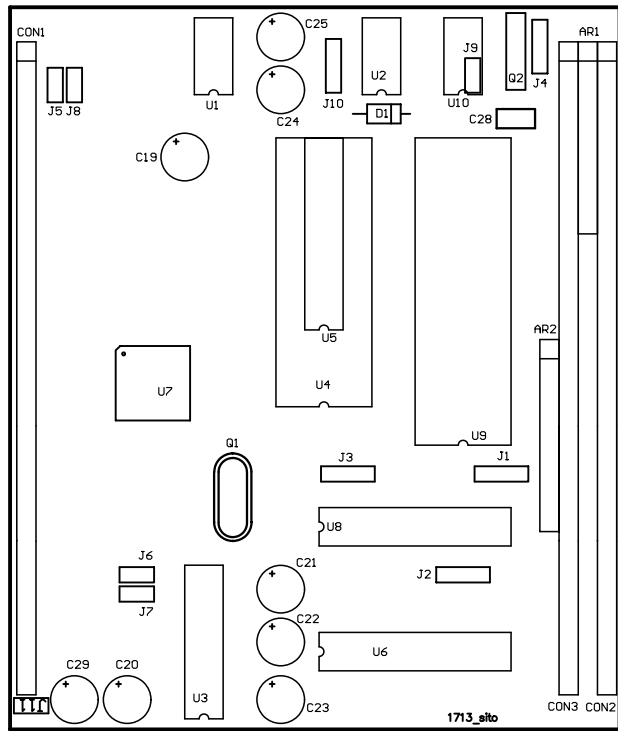
Teilenummer 0 .. 99

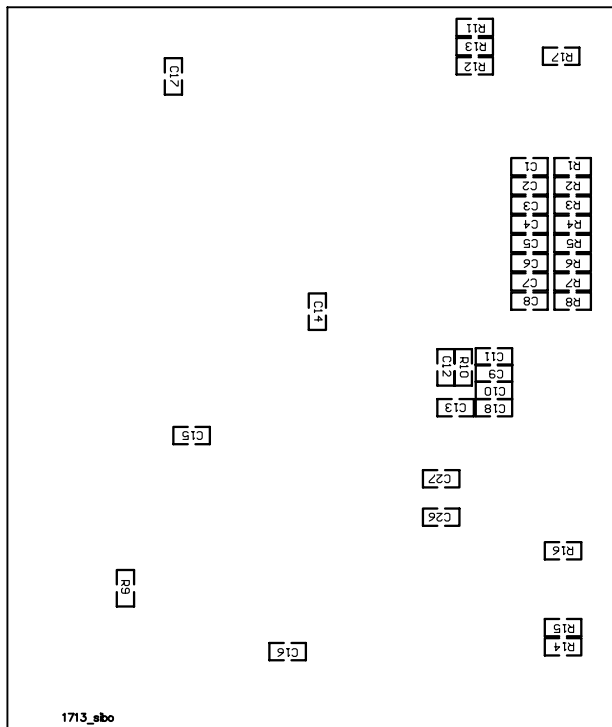
Rev	Datum	Name	Technische Universität Hamburg-Harburg Forschungswerkstatt Elektrotechnik	
	13-Feb-2002	W-R Otto	CPU-Sektion	
			LPT: 2002.1713	FwE 09/02
			C:\USER\OTTO\CPU812_2\CPU812_2.Ddb - Schaltung\Cpu1.sch	Blatt 2 von 3



Teilenummer 0..99

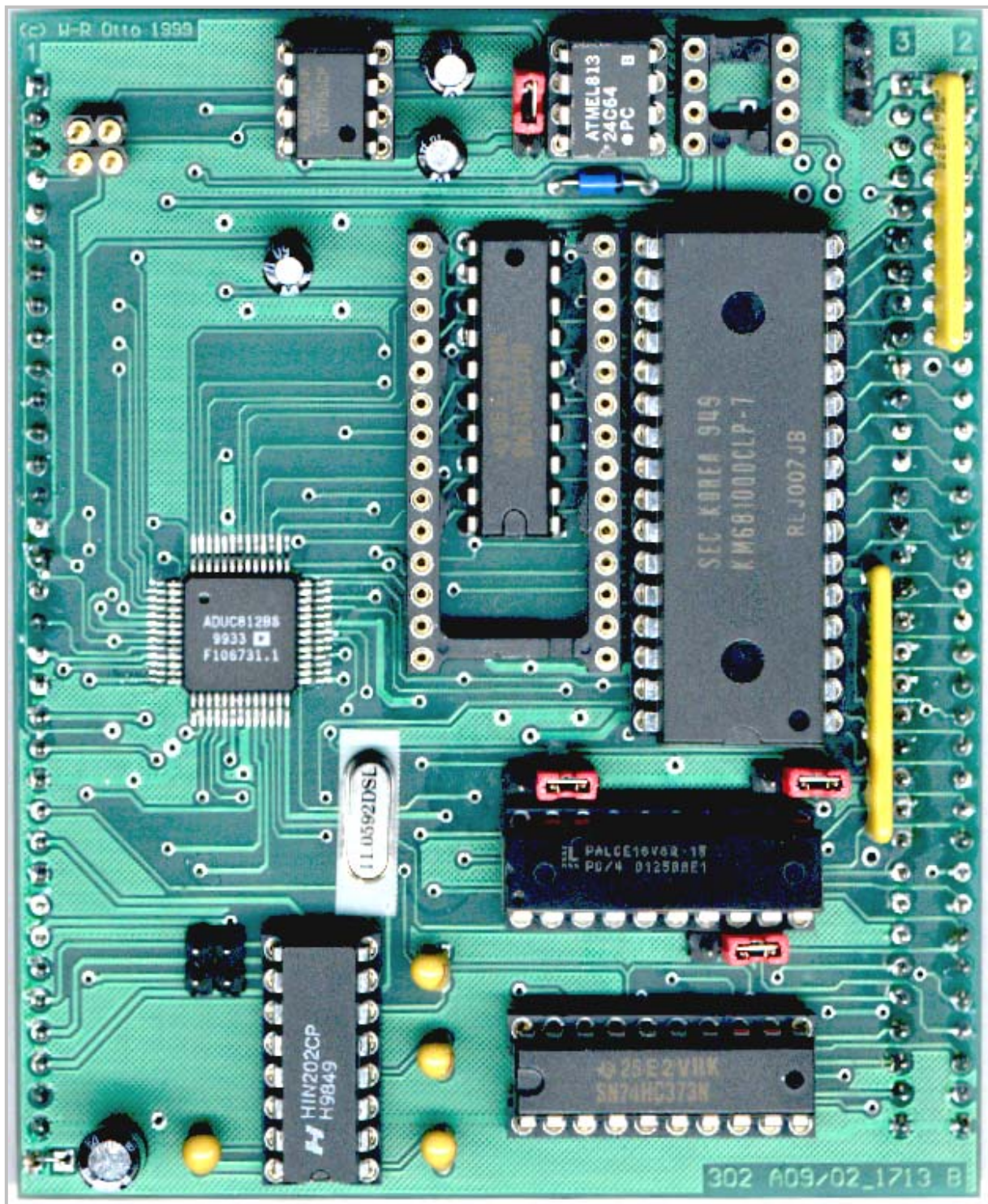
Rev	Datum	Name	Technische Universität Hamburg-Harburg Forschungswerkstatt Elektrotechnik	
	13-Feb-2002	W-R Otto	CPU I/O-Sektion	
			LPT: 2002.1713	FwE 09/02
			C:\USER\OTTO\CPU812_2\CPU812_2.Ddb - Schaltung\Cpu2.sch	Blatt 3 von 3





Anzahl	Type	Designator	Footprint	Beschreibung	Lagernummer
2	R910A/3K3	AR1,2	SIP10	Single-In-Line Array 8*3K3	060211004
18	0.1u	C1 bis C18	805	SMD Keramik Kondensator 100nF/63V	060483066
5	2u2/25	C19,20,21,22,23	E63-25	Elko radial 2,2uF/63V 5x11 RM2.0	060411003
2	10u/25	C24,25	E63-25	Elko radial 10uF/35 V 5x11 RM 2.0	060411004
2	22pF/Ker	C26,27	805	SMD Keramik Kondensator 22pF/63V	060483017
1	18pF/Ker	C28	RAD0.1	Keramik Miniatur Scheibenkondensator 18pF	060440001
1	22u/25	C29	E63-25	Elko radial 22uF/35 5x11 RM2.0	060411007
6	34PIN	CON1,2,3	SIP34	Kontaktstreifen Buchse 20 pol	071521001
1	BAT41	D1	DIODE0.3	Schottky Diode BAT 41	040110008
1	JUMP3	J1,2,3,4,10	JBIG	Einlötlumper 3 polig IC-Kontaktstreifen Adapter	071511004
1	J2	J5,6,7,8,9,11,	JUMP2	Einlötlumper 3 polig IC-Kontaktstreifen Adapter	071511004
1	11.0592MHz	Q1	XTAL1	Quarz HC-18 11.0592MHz	060710055
1	32KHz	Q2	XTAL2	Miniatur Uhrenquarz 37,765KHz	060710001
9	1K	R1,2,3,4,5,6,7,8,9	805	SMD Widerstand 5% 0805 1 KOhm	060152049
1	10 Ohm	R10	805	SMD Widerstand 5% 0805 10 Ohm	060160002
6	3K3	R11,12,13,14,15,16	805	SMD Widerstand 5% 0805 3,3 KOhm	060152061
1	220 Ohm	R17	805	SMD Widerstand 5% 0805 220 Ohm	ohne
1	TL7705	U1	DIP8	Resetschaltkreis TL7705	020710010
1	PCF8583	U10	DIP8	Uhr und Speicher PCF8583P	010610005
1	AT24C64	U2	DIP8	ATMEL AT24C64	010530005
1	MAX232	U3	DIP16	RS232 Interface MAX 232CPE ==HIN 202 CP	010640009
1	27C512	U4	DIP28	EPROM 27C512 programmiert	010520004
2	74HC373	U5,6	DIP20	Octal Bustreiber SN74HC373	010230373
1	ADUC812	U7	QFP52-S	ADuC812BS Microconverter	010730010
1	GAL16V8	U8	DIP20	PAL-CE16V8Q-15JC/4 programmiert	010410103
1	681000BL	U9	DIP32	Statisches RAM 128KByte KM681000CLP-7	010510008
11	BR	BR1..11	BR	Jumper mit Griffflasche	071550002
3	SO8	SoIC1,2,10		IC-Sockel 8 polig	070211008
1	SO16	SoIC3		IC-Sockel 16 polig	070211016
2	SO20	SoIC6,20		IC-Sockel 20 polig	070211020
1	SO28	SoIC4		IC-Sockel 28 polig - modifiziert	070211028
1	SO32	SoIC9		IC-Sockel 32 polig	070211032
1	PL	ADuC812		Platine ADuC812-Modul 2002.1713 unbestückt	2002.1713

LPT 2002.1713 Bestückungsseite Uhrenbaustein U10 teilbestückt



LPT 2002.1713 Lötseite

